

# Simulação de estruturas semicondutoras tensionadas de silício em transistores pseudo-MOS

**PALAVRAS-CHAVE:** SILÍCIO TENSIONADO, DISPOSITIVO MOS, SIMULAÇÃO DE  
PROCESSOS DE FABRICAÇÃO

*Autores*

Kung Shao Chi (bolsista) IFGW

Prof. Dr. José Alexandre Diniz (orientador) FEEC

Prof. Dr. Marcos Vinicius Puydinger dos Santos (coorientador) FEEC

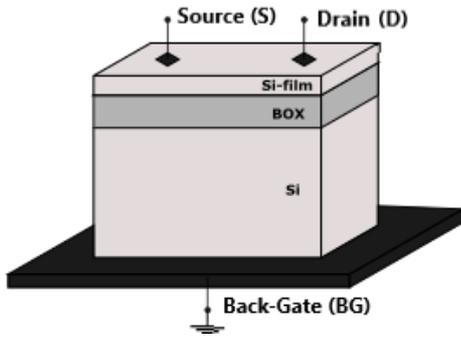
## 1 Introdução

Os transistores já vinham se mostrando como o dispositivo central no avanço da tecnologia de circuitos integrados, a busca pela sua melhoria já vem acontecendo: como o estudo mais detalhado da física dos semicondutores, a miniaturização e as diferentes composições e maneiras de produção da sua estrutura. Atualmente, o tensionamento mecânico do silício é utilizado como uma das várias soluções para a melhoria do desempenho desses dispositivos, promovendo o aumento da mobilidade de portadores [1]. Sendo assim, os pseudo-MOS idealizados por Sorin Cristoloveau [2] que são transistores de baixo custo, fácil produção e rápida caracterização elétricas dos dispositivos se mostram vantajosos no estudo das tensões mecânicas em substratos de silício sobre isolante (Silicon-On-Insulator, SOI). Como mencionado, a sua principal vantagem seria a rápida avaliação e caracterização dos wafers de silício sobre isolante, eles servem como uma técnica muito útil de pré-processo para os transistores SOI-MOSFET e devido a sua simplicidade de construção, eles são usados para extrair alguns parâmetros como a tensão liminar ( $V_{th}$ ), mobilidade dos portadores e transcondutância.

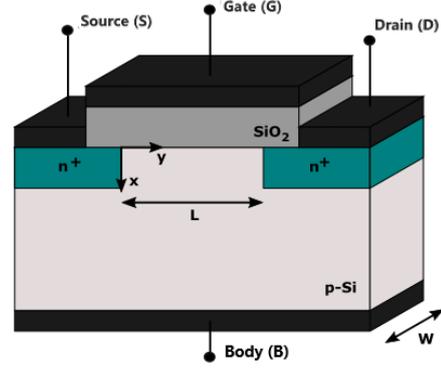
O funcionamento dos pseudo-MOS (Figura 1a) é muito parecido com a de um transistor de efeito de campo convencional, MOSFET (Figura 1b). Falando de sua estrutura, temos a composição de um SOI, ou seja, uma camada mais fina de silício onde será feita a deposição de dopante, seguido de um isolante de dióxido de silício ( $SiO_2$ ) e por último, uma camada mais espessa de substrato de silício. Acima da lâmina, temos apenas dois contatos, uma da fonte e a outra do dreno, estes contatos não são deposições metálicas formadas a partir de processos de nanofabricação, sendo apenas duas pontas de sonda. Na parte inferior do substrato, temos uma placa metálica que servirá como um contato de porta, esta placa também não foi feita a partir de processos de nanofabricação. Sendo assim, a ideia de um pseudo-MOS está clara, não temos definitivamente a formação de um transistor com todas as etapas do processo de produção, mas um SOI entre contatos não depositados que facilitam a caracterização elétrica e reduz o custo de produção. Os transistores pseudo-MOS diferem do MOSFET por possuírem apenas três contatos, mas se assemelham pelo seu funcionamento a partir do efeito de campo.

## 2 Metodologia

Para o estudo das tensões mecânicas foi utilizado o simulador Sentaurus TCAD da empresa Synopsys [3]. O simulador utiliza um ramo do desenho assistido por computador (*computer aided design*, CAD) chamado TCAD (*technology CAD* ou TCAD). Diferentemente do CAD convencional,



(a) Transistor Pseudo-MOS. Fonte: Autor.



(b) Transistor nMOSFET. Fonte: Autor.

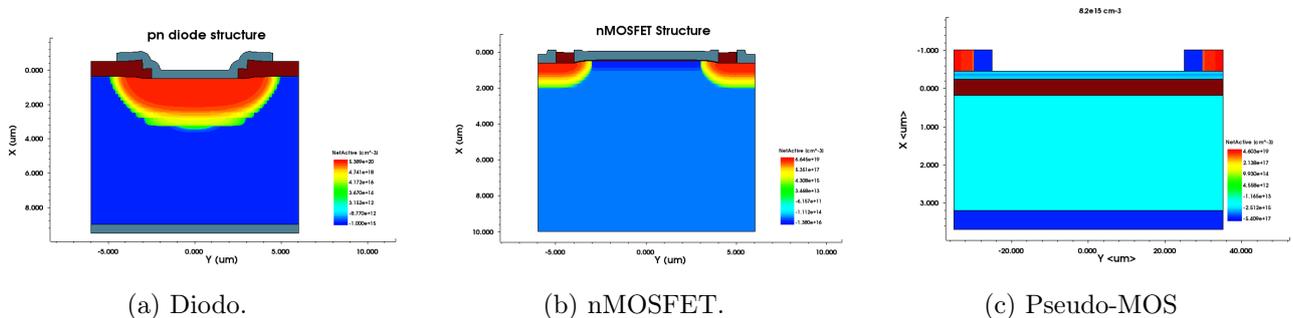
Figura 1: Composição estrutural de um transistor Pseudo-MOS e MOSFET.

o simulador além da modelagem e fabricação de semicondutores ele é capaz de simular dispositivos multidimensionais e suas características elétricas, térmicas e ópticas de dispositivos semicondutores compostos e baseados em silício.

A utilização do simulador é separada em algumas partes: (i) escrita do *script* para a fabricação do dispositivo, usando o comando *sprocess* no terminal; (ii) escrita do *script* para a simulação das características elétricas, usando o comando *sdevice* no terminal; (iii) visualização e extração dos gráficos da estrutura do dispositivo e das curvas de corrente-tensão, usando o comando *svisual* no terminal;

O primeiro *script* envolve a escrita de todo o processo de nanofabricação utilizado para produzir o dispositivo analisado, portanto foi necessário definir desde as dimensões iniciais do substrato, processos de oxidação para formar o isolante ( $\text{SiO}_2$ ), deposição, implantação de dopante, litografia, recozimento e sinterização. O segundo *script* envolve a escrita do código que será responsável pela caracterização elétrica do dispositivo criado anteriormente, permitindo extrair os gráficos de corrente-tensão ( $I_d - V_d$  e  $I_d - V_g$ ).

Antes da simulação do pseudo-MOS, foram feitas simulações de dispositivos como o diodo (Fig. 2a) e o transistor nMOSFET (Fig. 2b) para o entendimento do funcionamento do próprio simulador e também da física dos semicondutores e estado sólido. Todos os dispositivos simulados foram feitos na dimensão 2D, pois em dimensão 3D requeria muito custo computacional e também tempo de simulação, o que não era viável para o objetivo do estudo. Para a criação do pseudo-MOS (Fig. 2c), foi utilizado as dimensões do dispositivo estudado por Sorin Cristaloveanu em “A review of the pseudo-MOS transistor in SOI wafers: operation, parameter extraction, and applications” [4], após isso foi feito a caracterização elétrica e comparado com os resultados obtidos na simulação neste mesmo estudo feito por Sorin.



(a) Diodo.

(b) nMOSFET.

(c) Pseudo-MOS

Figura 2: Dispositivos fabricados com a simulação. Fonte: Autor.

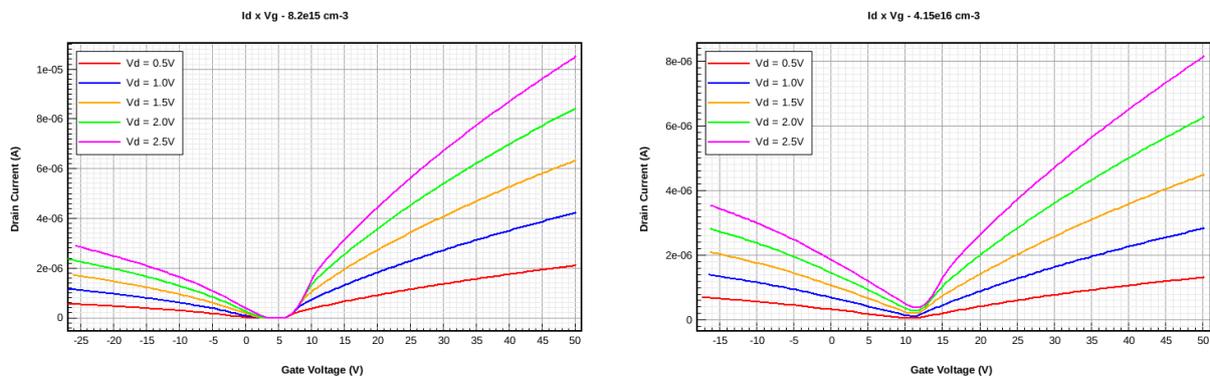
### 3 Resultado e Discussão

No estudo feito por Sorin [4], ele simulou um pseudo-MOS tri-dimensional com três diferentes concentrações de dopante na camada ativa de tipo-p, são eles:  $N_A = 8 \times 10^{15} \text{cm}^{-3}$ ,  $N_A = 4 \times 10^{16} \text{cm}^{-3}$

e  $N_A = 1.7 \times 10^{17} \text{cm}^{-3}$ . Na nossa simulação foi desprezado a profundidade do dispositivo e só não foi feita a caracterização elétrica do filme com maior concentração de dopante. As dimensões obtidas para o dispositivo bidimensional foram: Espessura do substrato  $t_{sub} = 3 \mu\text{m}$ , espessura do óxido  $t_{ox} = 0.425 \mu\text{m}$ , espessura da camada ativa  $t_{si} = 0.2 \mu\text{m}$ , distância entre os eletrodos ou distância do canal  $L = 50 \mu\text{m}$ , concentração do substrato de tipo-p  $N'_A = 5 \times 10^{14} \text{cm}^{-3}$ , concentração do contato de silício policristalino do tipo-p  $N_{C|p} = 1 \times 10^{18} \text{cm}^{-3}$  e concentração do contato de silício policristalino do tipo-n  $N_{C|n} = 1 \times 10^{21} \text{cm}^{-3}$ .

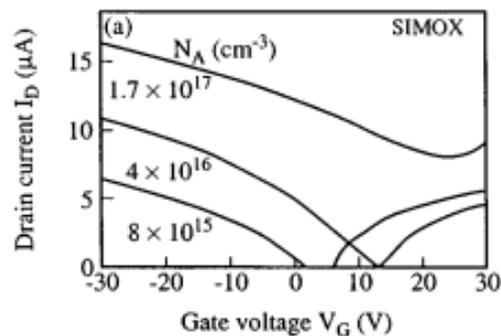
Note que as concentrações de dopantes dos eletrodos do pseudo-MOS (Fig. 2c) não são iguais e também não foram escolhidos eletrodos metálicos para as regiões de fonte e dreno. Durante este trabalho, notou-se que a simulação da condução elétrica com eletrodos metálicos resultava em um contato não ôhmico e, assim, na operação não ideal do dispositivo. Portanto, o material escolhido para eletrodos de fonte e dreno foi silício policristalino com dopagem modulada e escolhida após algumas rodadas de simulação para otimização de parâmetros. Assim, pode-se obter contato ôhmico em fonte e dreno, o que reduziu a resistência elétrica do dispositivo (denominada "resistência série", um parâmetro fundamental para o projeto de transistores do tipo FET). Esse procedimento executado nas simulações deste trabalho visa mimetizar a obtenção de contato ôhmico entre o silício da lâmina SOI com as pontas de prova metálicas (contato inicialmente não ôhmico, como representado na Fig. 1a), que na prática é comumente realizado ao se aplicar pressão mecânica das pontas de prova metálicas sobre o silício. Ocorre que a pressão mecânica das pontas de prova cria defeitos na rede cristalina do silício, permitindo o surgimento de cargas livres no semiconductor para condução entre o silício e o metal das pontas, assim reduzindo a resistência série do dispositivo. A diferença de concentração entre os tipos de dopantes no eletrodo (uma diferença de  $1 \times 10^3 \text{cm}^{-3}$ ) é para simular as cargas livres e a alta concentração do contato é para o policristalino passar a se comportar como um metal.

Com as especificações do pseudo-MOS definidas, foi feito o ajuste da dose de dopantes implantadas em íons/ $\text{cm}^2$  na camada ativa para que ele tenha um perfil gaussiano ao longo da espessura. As concentrações obtidas na região central da camada ativa foram foram:  $N_A = 8.2 \times 10^{15} \text{cm}^{-3}$  e  $N_A = 4.15 \times 10^{16} \text{cm}^{-3}$ . As curvas de corrente do dreno em função da tensão da porta obtidas na caracterização elétrica estão apresentados na Figura 3.



(a) Curva  $I_{d \times V_g}$  para a concentração no filme de  $8.2 \times 10^{15} \text{cm}^{-3}$ .

(b)  $I_{d \times V_g}$  para a concentração no filme de  $4.15 \times 10^{16} \text{cm}^{-3}$ .

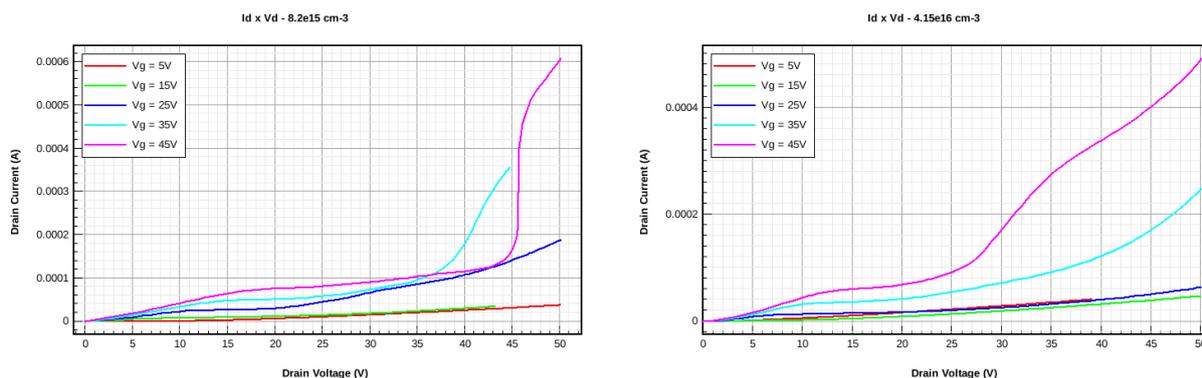


(c)  $I_{d \times V_g}$  obtido na simulação de Sorin para uma tensão no dreno de  $0.1 \text{V}$  [4].

Figura 3: Simulação das curvas de corrente do dreno em função da tensão da porta.

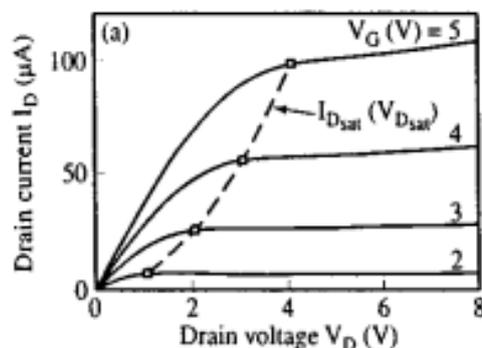
Para as duas concentrações de dopante no filme foram aplicadas cinco diferentes valores de tensão no dreno, desde  $V_d = 0.5V$  com incremento de  $0.5V$  até chegar em  $V_d = 2.5V$ . Percebemos que em ambos os casos foram obtidos curvas muito semelhantes com as curvas simuladas por Sorin (Fig. 3c). Podemos perceber uma clara separação entre as três regiões de modo de operação do dispositivo, são eles: acumulação, depleção e inversão. Enquanto que as tensões de limiar também foram bem parecidos, para a primeira curva (Fig. 3a) a tensão está em torno de  $V_{th} = 5V$  e para a segunda curva (Fig. 3b) a tensão está em torno de  $V_{th} = 12V$ . Porém, quando analisamos os valores da corrente do dreno percebemos uma diferença em sua magnitude. No trabalho do Sorin foi utilizada uma tensão no dreno de  $V_d = 0.1V$ , tendo alcançado correntes bem maiores em todos os  $V_d$  que utilizamos na simulação. Isto acontece em ambas as concentrações do filme.

A segunda caracterização elétrica obtida foi da corrente do dreno em função da tensão do dreno (Fig. 4). Da mesma forma que a curva  $I_{dxVg}$ , foram aplicados cinco diferentes valores de tensão na porta, desde  $V_g = 5V$  com incremento de  $10V$  até chegar em  $V_g = 45V$ . Novamente temos uma concordância com o funcionamento do dispositivo em relação à curva do Sorin (Fig. 4c), nota-se que em ambos os dispositivos após atingir uma certa tensão do dreno a corrente entra na região de saturação. Os efeitos da alta tensão do dreno não foram simulados por Sorin, mas é visível na nossa simulação o efeito avalanche dos portadores de carga com alta energia cinética, um comportamento destrutivo para o dispositivo. É importante destacar a diferença entre os valores da tensão de saturação entre a nossa simulação e a do Sorin. Em ambas as curvas simuladas a diferença chega a ser de  $10V$ , a saturação inicia de forma mais tardia. Outro detalhe seria a rampa de crescimento da corrente do dreno antes da saturação não ser linear e ter um comportamento parabólico, o que nos indica que o contato não está completamente ôhmico e que há uma barreira de potencial entre fonte/dreno e o silício. Trata-se de uma não idealidade que pode ser corrigida com o refinamento da dopagem de fonte e dreno ou com o ajuste da dopagem do canal.



(a) Curva  $I_{dxVd}$  para a concentração no filme de  $8.2e15 \text{ cm}^{-3}$ .

(b)  $I_{dxVd}$  para a concentração no filme de  $4.15e16 \text{ cm}^{-3}$ .



(c)  $I_{dxVd}$  obtido na simulação de Sorin para diferentes valores de  $V_g$  [4].

Figura 4: Simulação das curvas de corrente do dreno em função da tensão do dreno.

## 4 Conclusão

Os pseudo-MOS com a simulação da pressão mecânica nas pontas de prova apresentam um funcionamento esperado do dispositivo, e alguns indicativos são: a separação dos regimes de operação na curva  $I_{dx}V_g$ , a saturação da corrente do dreno para valores baixos de  $V_d$  e o efeito avalanche para valores altos de  $V_d$  na curva  $I_{dx}V_d$ . Porém é perceptível uma redução da corrente e problemas de contato apresentados nas curvas, alguns possíveis motivos são: utilização de uma versão antiga do simulador e não reconhecimento de alguns modelos físicos, a utilização de modelos e bibliotecas matemáticas inadequadas no script, simulação de um dispositivo 2D ao invés de 3D e a mudança de abordagem para a ponta de prova aplicado. Além disso, é preciso ressaltar que as lâminas SOI utilizadas pelo Sorin são de tecnologia SIMOX e apresentam densidade de cargas de interface Si-SiO<sub>2</sub> que não foi simulada nesta primeira abordagem. Essas cargas de interface afetam o comportamento do dispositivo, especialmente deslocando a tensão de limiar e modulando a corrente de dreno,  $I_d$ . Para um trabalho futuro, pretende-se incluir na simulação o valor otimizado das cargas de interface.

Infelizmente não foi possível a finalização da última parte do trabalho de simular as tensões mecânicas, já que o acesso à sala limpa do Centro de Componentes Semicondutores e Nanotecnologias (CCSNano) foi severamente afetado devido ao período da pandemia COVID-19, porém toda a preparação já foi feita. Para futuros trabalhos, como a de uma monografia ou mestrado, pretende-se usar o simulador SILVACO que é mais adequado para a reprodução das tensões mecânicas e também a fabricação dos pseudo-MOS na sala limpa do CCSNano. Inclusive, o SILVACO possui uma nova biblioteca com modelos de tensionamento mecânico que irão auxiliar nas simulações deste trabalho futuro.

## 5 Referências

- [1] ACH Rowe. “Piezoresistance in silicon and its nanostructures”. Em: *Journal of Materials Research* 29.6 (2014), pp. 731–744.
- [2] Sorin Cristoloveanu e Stephen Williams. “Point-contact pseudo-MOSFET for in-situ characterization of as-grown silicon-on-insulator wafers”. Em: *IEEE Electron device letters* 13 (1992).
- [3] *Synopsys Sentaurus TCAD*. URL: <https://www.synopsys.com/> (acedido em 21/02/2022).
- [4] Sorin Cristoloveanu, Daniela Munteanu e Michael ST Liu. “A review of the pseudo-MOS transistor in SOI wafers: operation, parameter extraction, and applications”. Em: *IEEE Transactions on Electron Devices* 47 (2000).
- [5] Robert F Pierret. *Semiconductor device fundamentals*. Pearson Education India, 1996.
- [6] Adel S Sedra et al. *Microelectronic circuits*. Vol. 4. Oxford university press New York, 2004.
- [7] Chenming Hu. *Modern semiconductor devices for integrated circuits*. Vol. 2. Prentice Hall Upper Saddle River, NJ, 2010.
- [8] Kenji Komiya et al. “Detailed investigation of geometrical factor for pseudo-MOS transistor technique”. Em: *IEEE transactions on electron devices* 52 (2005).
- [9] Lucas Barroso Spejo et al. “Stress characterization of strained silicon nanostructures by Raman spectroscopy: Caracterização do estresse mecânico de nanoestruturas de silício tensionado por espectroscopia Raman”. Tese de doutoramento. Universidade Estadual de Campinas (UNICAMP). Faculdade de Engenharia . . . , 2020.
- [10] SOI Industry Consortium. *Fully Depleted (FD) vs. Partially Depleted (PD) SOI*. 2008. URL: <https://soiconsortium.org/2008/05/14/fully-depleted-fd-vs-partially-depleted-pd-soi/> (acedido em 21/02/2022).