



Fabricação e estudo de transistores de efeito de campo baseados em grafeno – GFET

Palavras-Chave: Grafeno, GFET e TiO_2

Autores:

Leonardo Araújo Fernandes - FEEC

Prof. Dr. José Alexandre Diniz, DEEB - FEEC

Dr. Fernando César Rufino - FEEC

OBJETIVOS:

Este projeto tem como objetivo o estudo e desenvolvimento de dispositivos microeletrônicos, com foco na fabricação de Transistores de Efeito de Campo baseados em grafeno (GFETs). Os GFETs desenvolvidos neste projeto apresentam uma configuração estrutural de porta tipo *back gate* e estruturas de canal de condução expostas na superfície do dispositivo, Figura 1.

Os filmes metálicos depositados nas estruturas de Porta, Fonte e Dreno, bem como o dielétrico de porta, são de grande interesse na indústria de microeletrônica. O Nitreto de Titânio (TiN), por exemplo, apresenta boa condutividade elétrica, baixa resistência de contato com o grafeno e baixo custo. Já o Dióxido de Titânio (TiO_2), além de ser um material *high-k*, o que é excelente para óxido de porta, é biocompatível, ampliando as possibilidades de aplicação do GFET em biosensoriamento.

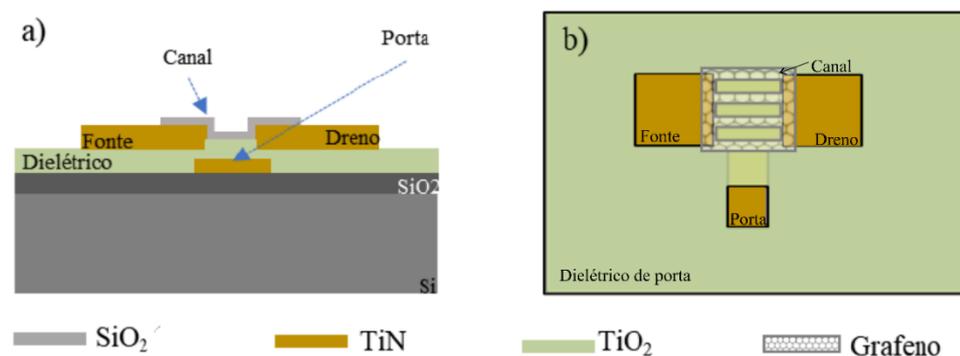


Figura 1: Desenho esquemático do GFET. a) estrutura apresentada em perfil e b) vista superior.

Para a fabricação dos dispositivos, foram empregadas técnicas convencionais de microfabricação, tais como fotolitografia, deposição de filmes finos via *sputtering DC*, *lift-off*, limpeza orgânica, transferência úmida (*fishing process*) e plasma *ashing* de O₂. Durante o desenvolvimento deste projeto, utilizou-se uma monocamada de grafeno crescida através do processo de CVD.

INTRODUÇÃO:

O primeiro transistor de efeito de campo foi idealizado em 1925 por Julius Edgar Lilienfeld, no entanto devido à incapacidade de criar cristais suficientemente dopados, este só foi construído em 1945 por Heinrich Welker, conhecido como Junction Field Effect Transistor (JFET) [1]. Com o rápido desenvolvimento da eletrônica analógica, transistores se tornaram cada vez mais comuns em aplicações domésticas e industriais para amplificação de sinais ou simulação de chave digital. Com a rápida expansão da indústria de semicondutores, as pesquisas em tecnologias de microfabricação também foram incentivadas, resultando em grandes contribuições como a criação do Metal Oxide Semiconductor Field Effect Transistor (MOSFET), que se mostrou mais adequado para aplicações onde há alto ruído [2]. Com o sucesso dos transistores e os novos horizontes abertos pela nanotecnologia, rapidamente surgiram pesquisas buscando o aproveitamento das propriedades de nanomateriais para a eletrônica, dentre estes o grafeno destacou-se desde sua descoberta por possuir alta mobilidade dos portadores e resistência mecânica [3].

A primeira síntese de grafeno, via exfoliação mecânica, foi realizada no início do ano de 2004, e tomou notória importância ao ser sintetizado e devido às suas características de alta condutividade e mobilidade de portadores, foi rapidamente aliada à fabricação de dispositivos eletrônicos [4]. Hoje em dia GFETs são amplamente estudados para aplicação em campos como biossensoriamento e circuitos para operação em radiofrequência (RF), mas ainda pesquisa-se aprimoramentos como novas estruturas de GFETs e novas combinações de materiais .

Nesse projeto, está sendo construído um Transistor de Efeito de Campo baseado em Grafeno, no qual uma monocamada de grafeno CVD é aplicada como canal de condução entre as estruturas de fonte e o dreno. Os GFETs foram construídos sobre substrato de Si/SiO₂, tendo a estrutura de porta fabricada com filme fino de Nitreto de Titânio (TiN), estruturas de fonte, dreno e os eletrodos de contato de Nitreto de Titânio e Óxido de Titânio (TiO₂) como óxido de porta. Além de contar com os GFETs, o conjunto possui também dispositivos como indutores e osciladores. Indutores são dispositivos passivos capazes de armazenar carga quando temos uma corrente alternada em seus terminais, estes dispositivos são especialmente desafiadores para a eletrônica devido ao grande espaço necessário para a indução de uma baixa indutância, por isso o desenvolvimento de microindutores é de grande importância para a eletrônica atual. Os circuitos osciladores, por sua vez, são os circuitos usados para a geração de um sinal variante no tempo sem a necessidade de aplicação de tensão externa, estes podem ser usados em aplicações como *clocks* de amostragem ou *clocks* de sincronia para operações lógicas [5].

METODOLOGIA:

Para a fabricação do conjunto de dispositivos, foram empregadas técnicas de microfabricação como fotolitografia e deposição de filmes finos. O processo de microfabricação seguindo o fluxograma apresentado na Figura 2. O processo de inicia pela limpeza do substrato de Silício (*Wafer* de Si) com Limpeza RCA (*Radio Corporation of America*) [6] e em seguida é crescido 500 nm de Óxido de Silício

(SiO₂), via oxidação úmida. Posteriormente, foram definidas as estruturas de porta por fotolitografia, e em seguida foi depositado 40 nm de Nitreto de Titânio (TiN) via *sputtering DC*, e por fim a amostra seguiu para o *lift-off* e limpeza orgânica. Em sequência, foram definidas as estruturas do dielétrico de porta, via fotolitografia, e então foram depositados 5 nm de Óxido de Titânio (TiO₂) via *sputtering DC*, seguindo para as etapas de *lift-off* e limpeza orgânica. Em seguida foram construídas as estruturas de fonte e dreno, através da fotolitografia e com deposição de 100 nm de TiN, via *sputtering DC*. As fotografações foram realizadas com o auxílio da fotoalinhadora Karl Suss MJB3, e de um spinner.

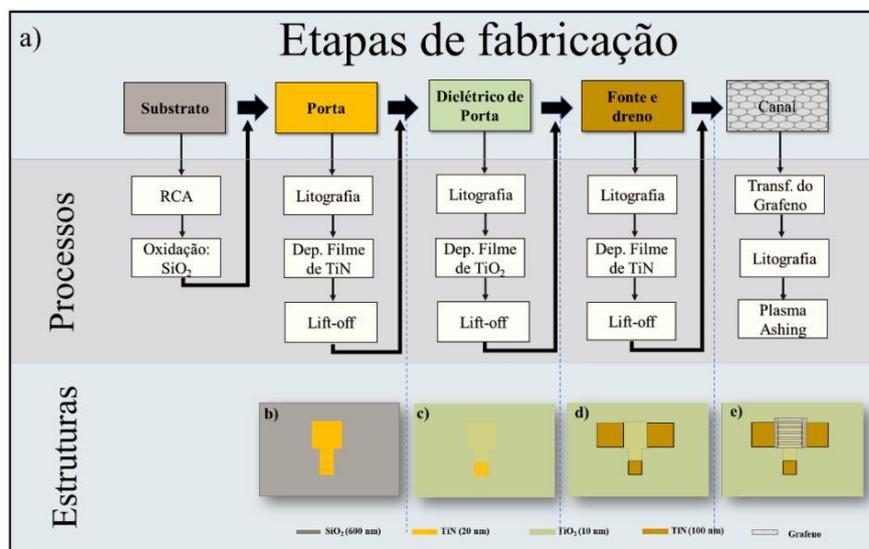


Figura 2: Fluxograma do processo de fabricação de transistores baseados em grafeno. a) Níveis de fabricação: Preparação do substrato, Porta, Dielétrico de Porta, Fonte e Dreno e, Canal. Desenhos esquemáticos das estruturas e posições sobre o substrato: porta (b), dielétrico de porta (c), eletrodos de contato (d) e canal de grafeno (e).

Para a construção do canal, primeiro, foi realizada transferência do grafeno pelo método de transferência *fishing process* (método de pesca), seguindo para as etapas de fotolitografia sobre o grafeno. Após a definição das estruturas de canal por fotolitografia no grafeno a amostra segue para a etapa da corrosão das regiões de grafeno indesejadas (não protegidas pelo fotoresiste) através do plasma *ashing* de O₂. A deposição dos filmes metálicos de TiN e TiO₂ foi realizada no Laboratório Nacional de Nanotecnologias – LNNano. Após a deposição dos filmes foram realizados os procedimentos de *lift-off* e limpeza orgânica, Figura 3 (a), a fim de remover o filme metálico de áreas indesejadas. O processo de *lift-off* foi usado para construção dos níveis I, II e III, de porta, dielétrico de porta e fonte e dreno, respectivamente. As estruturas após *lift-off* demonstraram excelente resolução e baixo nível de particulado para a litografia de porta, como ilustrado pela Figura 3 (b).

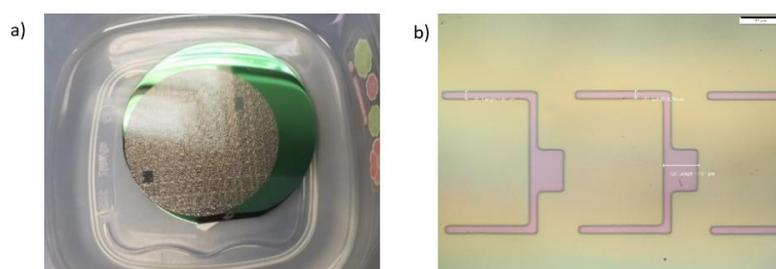


Figura 3: Método Lift-Off: (a) Imersão em acetona, (b) Estruturas do primeiro nível.

Para a construção do canal foi realizado a transferência de grafeno via *fishing process*, método ilustrado pelas Figura 4. O método de transferência por *fishing process* consiste na transferência do

grafeno CVD crescido sobre um substrato de cobre, Figura 4 (a), para o substrato de interesse. Para tal, deposita-se uma camada de PMMA sobre o lado superior da folha de grafeno/cobre, Figura 4 (b), em seguida, o grafeno revestido é transferido para uma solução de ácido nítrico (HNO_3) que reage com o grafeno da face inferior da folha, expondo o substrato de cobre. Após a corrosão do grafeno inferior, o substrato de cobre é transferido para uma solução de CuSO_4/HCl (*Marble*), Figura 4 (c), responsável pela corrosão do substrato de cobre, Figura 4 (d). Após a corrosão do cobre, o grafeno é transferido para um recipiente com água para remoção de resíduos oriundos da solução *Marble*, Figura 4 (e). Por fim, é realizada a transferência do grafeno através dos movimentos de pesca (*fishing*), Figura 4 (f). Em seguida a amostra está sendo submetida à litografia sobre o grafeno. Ao final dos procedimentos a amostra será submetida a uma via Plasma *Ashing* de O_2 .

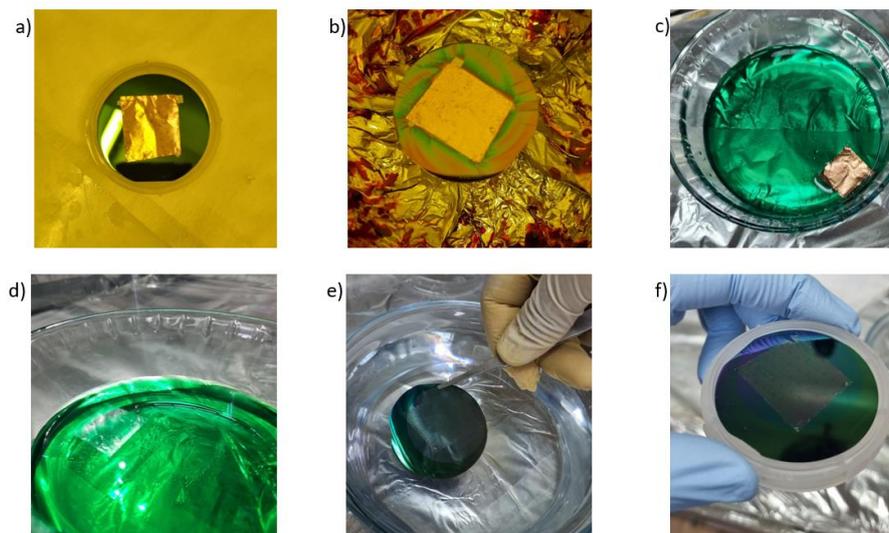


Figura 4: Procedimento *fishing*: (a) Grafeno sobre cobre. (b) Deposição de PMMA via spin coating. (c) Corrosão do cobre e grafeno inferior. (d) Grafeno e PMMA sobre *marble*. (e) Transferência úmida do grafeno e PMMA. (f) Grafeno e PMMA sobre os dispositivos.

RESULTADOS E DISCUSSÃO:

Após a limpeza e crescimento de óxido de silício, foi realizada a primeira fotolitografia, responsável pela definição das estruturas de porta. A Figura 5 (a) ilustra uma estrutura de porta antes da deposição do filme metálico de TiN. Após a deposição e *lift-off* do filme metálico, as estruturas ficaram conforme a Figura 5 (b).

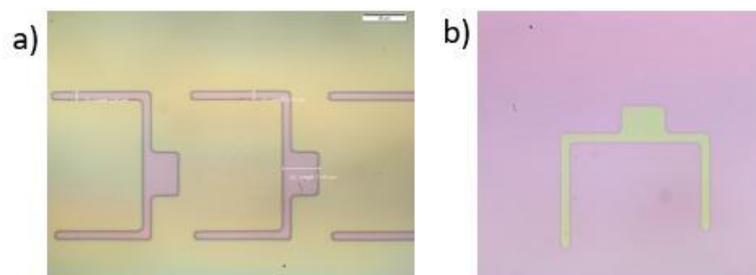


Figura 5: Estruturas após litografias: a) e b) Estruturas de porta antes e depois da deposição de TiN, respectivamente.

Na segunda etapa de litografia, foi realizado o procedimento de definição do dielétrico de porta. Nesta etapa é fundamental o isolamento elétrico entre a estrutura de porta para que não haja curto-

circuito entre o dreno, fonte e porta. Para isso, foi realizada a proteção da estrutura de porta antes da deposição do filme de TiO_2 , que atua como dielétrico de porta, as estruturas então são ilustradas na Figura 6.

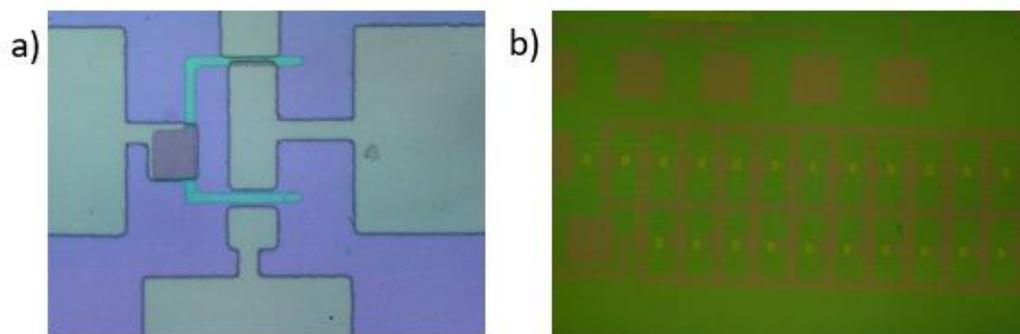


Figura 6: a) Estruturas após deposição do óxido de dielétrico e b) Estruturas de fonte e dreno e terminais de contato.

Assim, após o crescimento do dielétrico de porta, foi realizada uma terceira litografia para criação das estruturas de fonte e dreno. Neste nível, além da criação destas estruturas, também define-se os eletrodos de contato e faz-se fundamental que haja contato elétrico entre a estrutura de porta e seu dielétrico, ilustrado pela Figura 7. Após as etapas de litografia e lift-off, já realizadas, as amostras estão sendo submetidas à litografia sobre grafeno, a fim de definir as estruturas de canal dos GFETs, conforme o cronograma.

CONCLUSÕES:

Em conclusão, a fabricação dos dispositivos microeletrônicos baseados em grafeno está próxima das etapas finais, seguindo o cronograma proposto. Atualmente, as estruturas já fabricadas (porta, dielétrico de porta, fonte e dreno) apresentam boa aparência e resolução, mantendo-se dentro dos valores de largura definidos por fotolitografia. O processo de transferência do grafeno foi realizado com sucesso, com a completa corrosão do cobre e sem formação aparente de rugas. Os parâmetros de qualidade do grafeno serão verificados após sua corrosão por plasma ashing.

BIBLIOGRAFIA

- [1] WELKER, Heinrich J. "From Solid State Research to Semi-Conductor Electronics". Annual Review of Materials Science, v. 9, n. 1, p. 1-22, 1979.
- [2] CAMILLERI, Natalino et al. "Silicon MOSFETs, the microwave device technology for the 1990s". In: 1993 IEEE MTT-S International Microwave Symposium Digest. IEEE, 1993. p. 545-548.
- [3] SANG, Mingyu et al. "Electronic and thermal properties of graphene and recent advances in graphene based electronics applications". Nanomaterials, v. 9, n. 3, p. 374, 2019.
- [4] NOVOSELOV, Kostya S. et al. "Electric field effect in atomically thin carbon films". science, v. 306, n. 5696, p. 666-669, 2004.
- [5] MEERE, Ronan et al. Size and performance tradeoffs in micro-inductors for high frequency DC-DC conversion. IEEE Transactions on Magnetics, v. 45, n. 10, p. 4234-4237, 2009.
- [6] Onyiriuka, E. C., et al. "Effect of RCA cleaning on the surface chemistry of glass and polysilicon films as studied by ToF-SIMS and XPS." Surface and Interface Analysis: An International Journal devoted to the development and application of techniques for the analysis of surfaces, interfaces and thin films 26.4 (1998): 270-277.