

Aceleração de Cálculos Científicos a partir de dispositivos programáveis

Felipe Calil Daier Terra Brunhani (Bolsista PIBIC/CNPq), Rangel Arthur (Orientador).

Palavras-Chave: FPGA – Cálculo Científicos - FDTD

1. Introdução

As constantes inovações na área de computação científica exigem muito dos requisitos computacionais como memória e capacidade de processamento. A necessidade de melhores resultados levou a utilização da chamada computação em cluster, que reúne dois ou mais computadores que trabalham em conjunto para executar aplicações ou realizar outras tarefas. Porém esta utilização tem algumas desvantagens como o custo de implementação do sistema.

O conceito do uso do FPGA (*Field Programmable Gate Array*) foi introduzido para poder suprir as necessidades de programações específicas para as mais diversas aplicações, além de apresentar diversas vantagens sobre o uso de microprocessadores. Pesquisas em diversas áreas estão sendo desenvolvidas como no uso intensivo de memória no método de diferenças finitas no domínio do tempo.

Com base nesses conceitos o projeto visou o desenvolvimento de programas em VHDL (*Verilog Hardware Description Language*) para a aceleração de cálculos científicos aplicados em dispositivos programáveis. Para o desenvolvimento do projeto foi estudado também o método FDTD (*Finite Difference Time-Domain*).

2. Metodologia

Primeiramente foi realizado um estudo sobre todas as tecnologias que estariam envolvidas para o desenvolvimento do projeto. Foi feita uma revisão sobre os conceitos de circuitos combinacionais e realizado o estudo sobre VHDL (*Verilog Hardware Description Language*), que seria a linguagem utilizada para desenvolvimento do projeto. Para isto foram realizados diversos exercícios de simulação utilizando a ferramenta de desenvolvimento Quartus2, da Altera.

A arquitetura do FPGA é resumida basicamente em três tipos de componentes: os blocos de entrada e saída (IOB), blocos lógicos configuráveis (CLB) e as chaves de interconexão

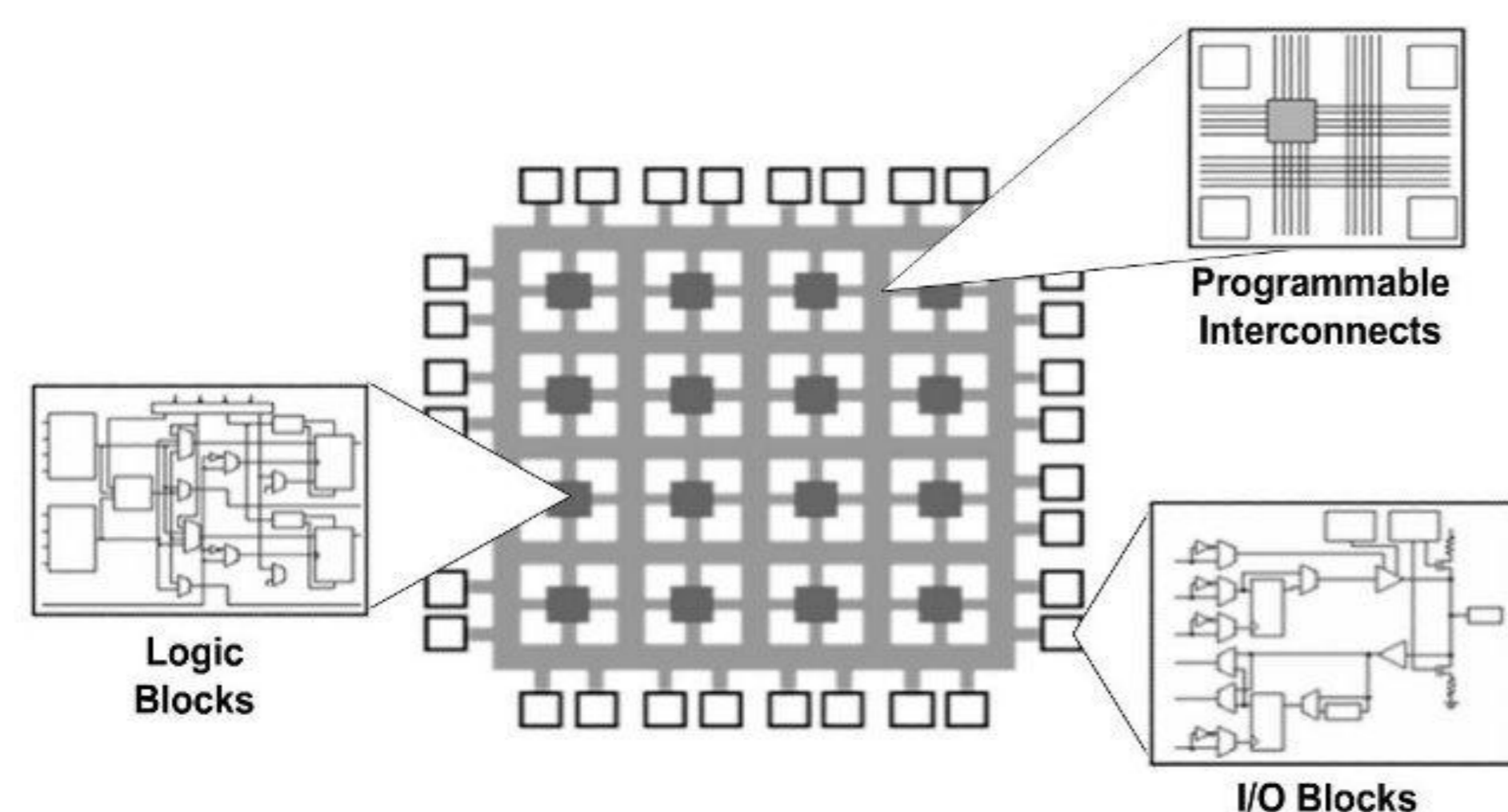


Figura 1. Arquitetura de um FPGA. [3]

Todos os componentes de hardware necessários podem ser encontrados em uma única placa PCI.



Figura 2. Placa PCI FDTD [3]

Os conceitos básicos de circuitos combinacionais são de grande importância para o desenvolvimento de programas em VHDL.

Além disso foi feito um breve estudo referente a tecnologia FDTD, que é uma técnica computacional amplamente utilizada para análise e modelagem do espaço eletromagnético.

```

1 entity vhd12_ex1 is
2   port (a, b, c, d, e : in bit;
3         s1, s2, s3, s4: out bit);
4 end vhd12_ex1;
5
6 architecture teste of vhd12_ex1 is
7 begin
8   s1 <= (a or (not b));
9   s2 <= (a or (not b and c) or d);
10  s3 <= (a or (not b)) and (c or d);
11  s4 <= (a or (not b)) and (not (c or (a and d)));
12 end teste;
  
```

Figura 3. Exercício inicial para primeiro contato com a linguagem VHDL

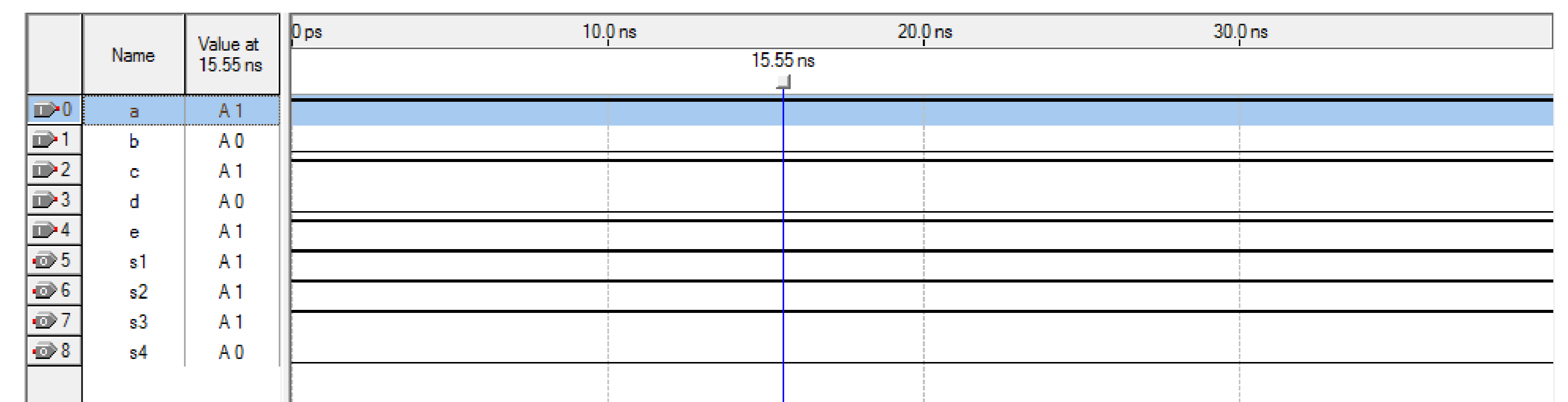


Figura 4. Saídas waveform geradas a partir do exercício da Figura 1.

3. Resultados e Discussões

As etapas do projeto referente a escolha dos problemas computacionais a serem trabalhados, a programação dos módulos de VHDL a ao desenvolvimento do sistema não foram realizadas devido a desistência do bolsista por escolha própria.

Portanto, não foi realizada nenhuma análise com problemas específicos que poderiam comprovar na prática a teoria estudada.

4. Conclusão

Após a realização das atividades durante o período ativo do projeto pôde ser verificada a utilização da descrição de circuitos lógicos combinacionais e sequenciais.

Os resultados obtidos com a descrição circuitos lógicos com VHDL, se comparado com a descrição de circuitos lógicos em blocos, demonstram melhorias no tempo de programação, visto que em grandes projetos podem ser utilizados processos e subprogramas para otimizar do tempo de programação. O VHDL trabalha com declaração concorrente de variáveis, portanto a execução do código criado é simultânea. Além disso, com a linguagem VHDL é possível melhorar a documentação e análise dos projetos criados.

Pôde ser verificado na teoria que a utilização de pacotes de padronização do IEEE são ferramentas que auxiliam na produção de grandes projetos.

5. Apoio e agradecimentos

O autor agradece ao PIBIC/CNPq pelo apoio financeiro concedido.

6. Referências Bibliográficas

- [1] COSTA, Cesar, **Projetando Controladores Digitais com FPGA**, NOVATEC, 2006.
- [2] CHEN, Wang, "**FPGA Implementation of 2D FDTD Algorithm**," Master of Science Thesis, Northeastern University Boston, Massachusetts, July 2003.
- [3] KELMELIS, Eric J.; DURBANO, James P; CURT, Petersen F.; ZHANG, Jiazong. "**Field-programmable gate array accelerates FDTD calculations**," Laser Focus World, 2008.
- [4] D'AMORE, Roberto. **VHDL: descrição e síntese de circuitos digitais**. Rio de Janeiro: LTC, 2005.
- [5] **Materiais utilizados em disciplina FT014** – Docente: Prof. Dr. Rangel Arthur