

FABRICAÇÃO E CARACTERIZAÇÃO ELÉTRICA DE TRANSISTORES SOI FINFET

FACULDADE DE ENGENHARIA ELÉTRICA E DE COMPUTAÇÃO E CENTRO DE COMPONENTES E SEMICONDUCTORES UNIVERSIDADE ESTADUAL DE CAMPINAS

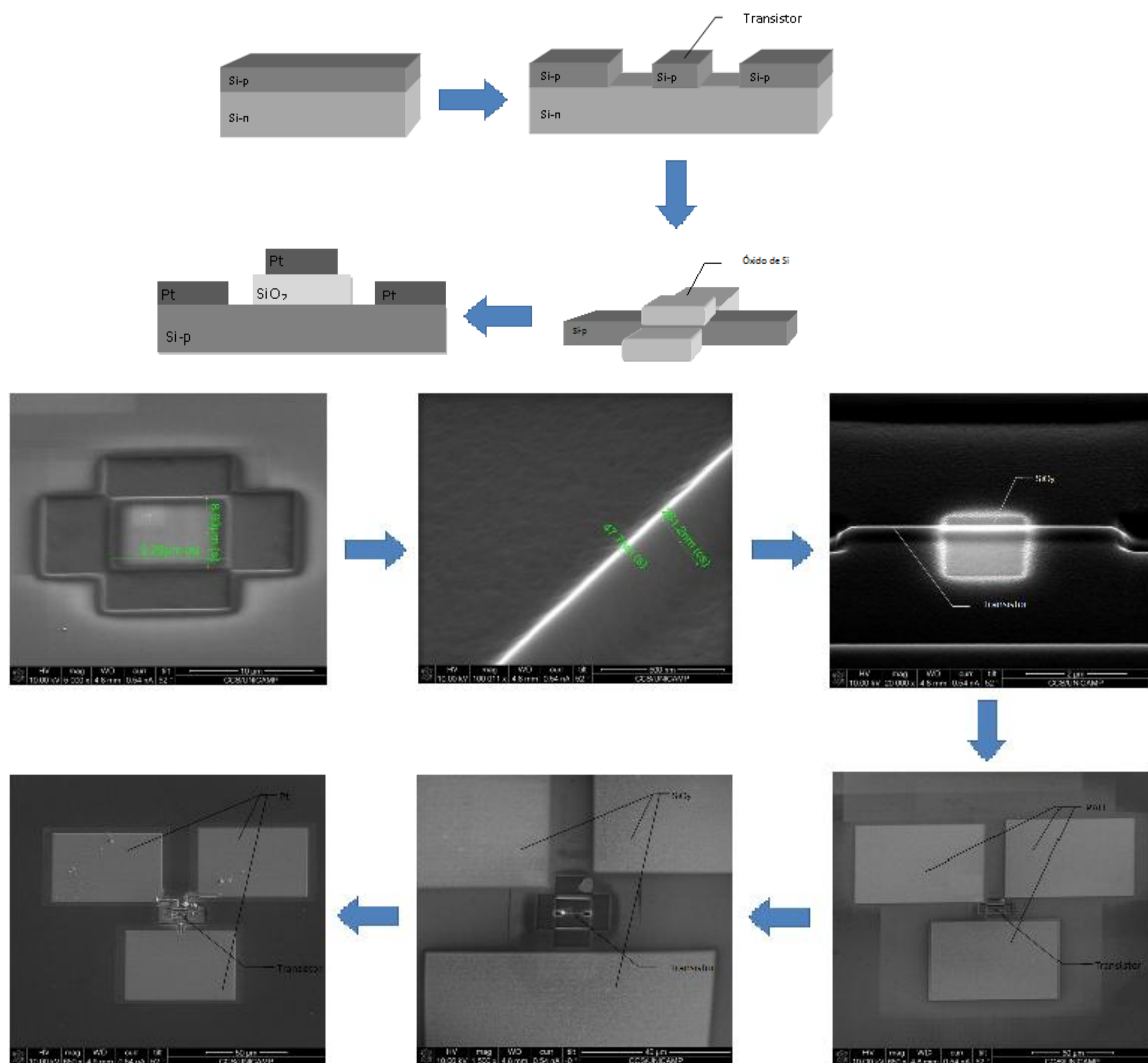
Aluna: Thais Tóssoli de Sousa, RA: 94484, Orientador: Prof. Dr. José Alexandre Diniz e Aluno de
Doutorado: Lucas P. B. Lima
Agência Financiadora: PIBIC/CNPq
Fabricação – Caracterização – Transistores

Introdução

A tecnologia CMOS tem domínio absoluto, acima de 98%, nas atividades das vendas no mercado de circuitos integrados digitais e analógicos. A maior vantagem e motivação em desenvolver processos de eletrodos metálicos, está no conhecimento e exploração como porta em dispositivos MOSFET. A inovação em relação ao MOSFET tradicional é o MOSFET em três dimensões (3D) denominado de FinFET, que oferece um menor escalamento similar à estrutura MOSFET de duas portas, seguida de um fluxo de processos e um parecido layout do MOSFET convencional. Assim, o objetivo deste trabalho é utilizar processos que auxiliem na fabricação do FinFET.

Metodologia

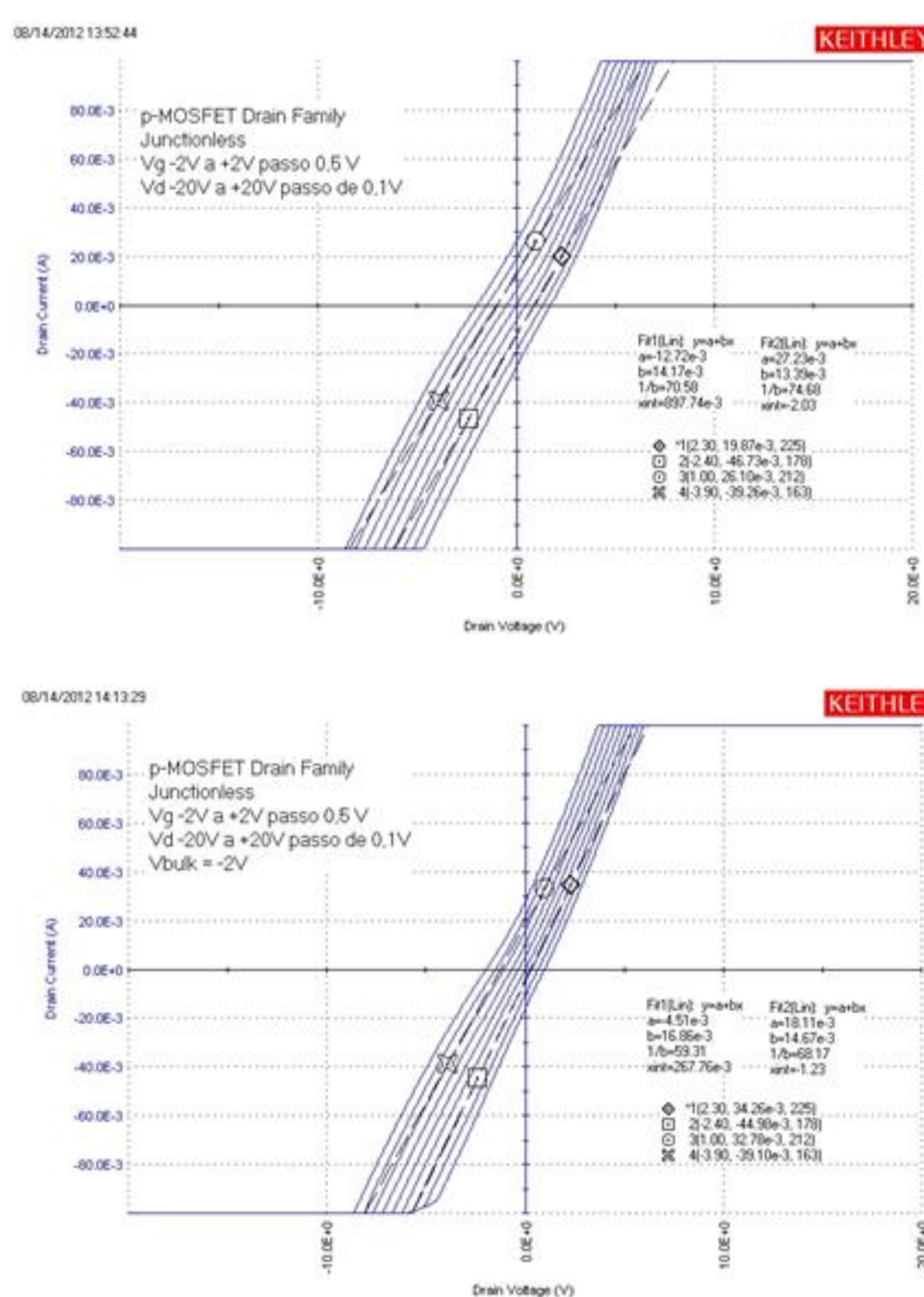
O projeto foi realizado em 2 partes. Inicialmente, foi realizada a fabricação do Transistor SOI FinFET, utilizando nesse processo o sistema de Feixe de Íons Focalizado (FIB-Focused Ion Beam), responsável tanto pelo afinamento da região de canal do transistor SOI FinFET quanto pela deposição dos óxidos de porta e da platina (Pt) que foi utilizada como contato metálico do transistor.



Em seguida, foi realizada a caracterização elétrica do Transistor SOI FinFET.

Resultados

As medidas realizadas utilizando o equipamento Keithley, com diversas tensões aplicadas aos terminais do transistor (Porta, Fonte, Dreno e Corpo) estão apresentadas a seguir nos gráficos de corrente de dreno em função da tensão de dreno.



Conclusão

Foi observado que a porta do transistor está desempenhando parte do seu papel que é controlar a corrente de dreno do transistor. Porém, era esperado que o dispositivo depletasse, ou seja, em algum momento a corrente cessasse através da ação da porta do transistor, mas como podemos observar nos gráficos que foram obtidos, apesar da corrente ser de certa forma controlada essa em nenhum momento depleta corretamente.

Também pode ser observado que com o aumento da tensão de bulk a porta controla de uma forma melhor a corrente de dreno.

Essa diferença entre o obtido e o encontrado na literatura deve ser devido ao fato de o óxido depositado com o auxílio do FIB ser um pouco poroso fazendo com que as partes do dispositivo não estejam bem isoladas, prejudicando dessa forma o seu funcionamento, além do fato do canal formado possivelmente ser maior do que o possível para que a porta controle a corrente do transistor.